


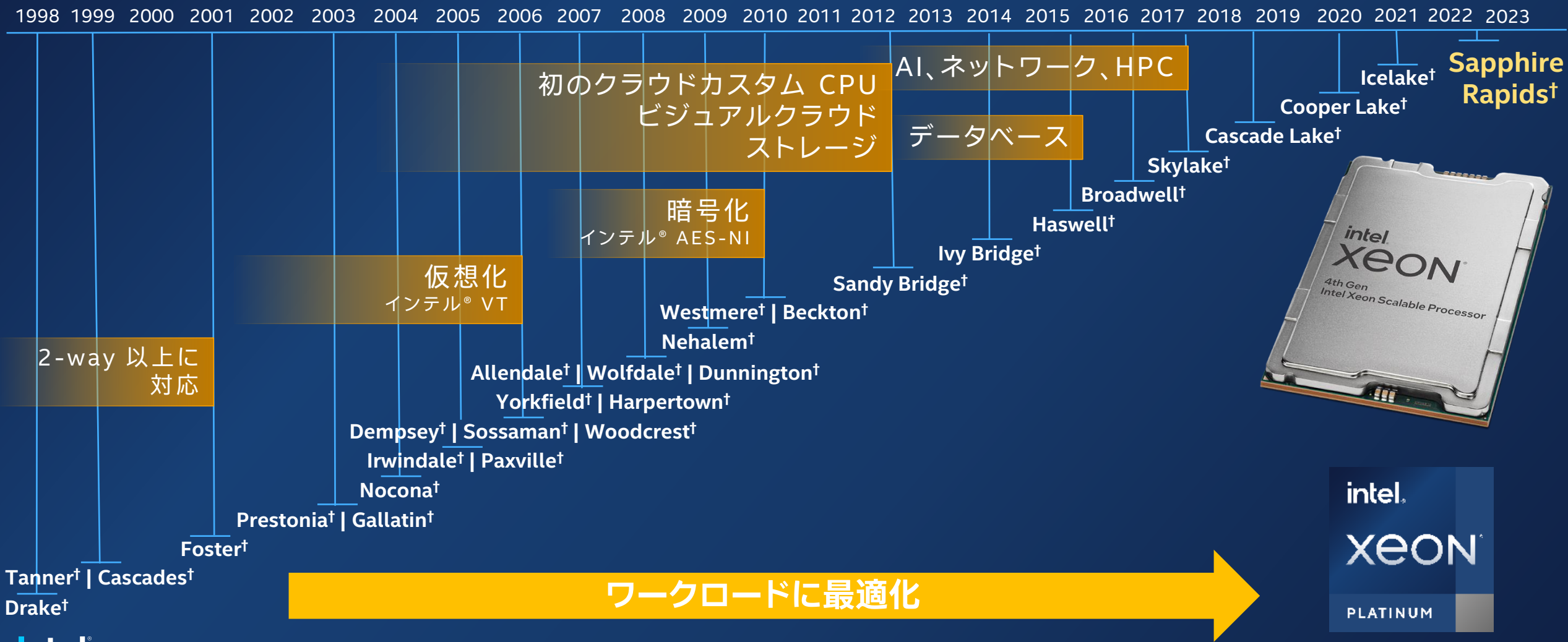
R7iz インスタンスで登場、  
第4世代インテル<sup>®</sup> Xeon<sup>®</sup> スケーラブル・  
プロセッサ

2023年7月20日

インテル株式会社 インダストリー事業本部  
シニア・ソリューション・アーキテクト 軽部 和幸

- 
- 1 第4世代インテル® Xeon® スケーラブル・プロセッサー概要
  - 2 アクセラレーターについて
  - 3 R7iz インスタンスのご活用に向けて

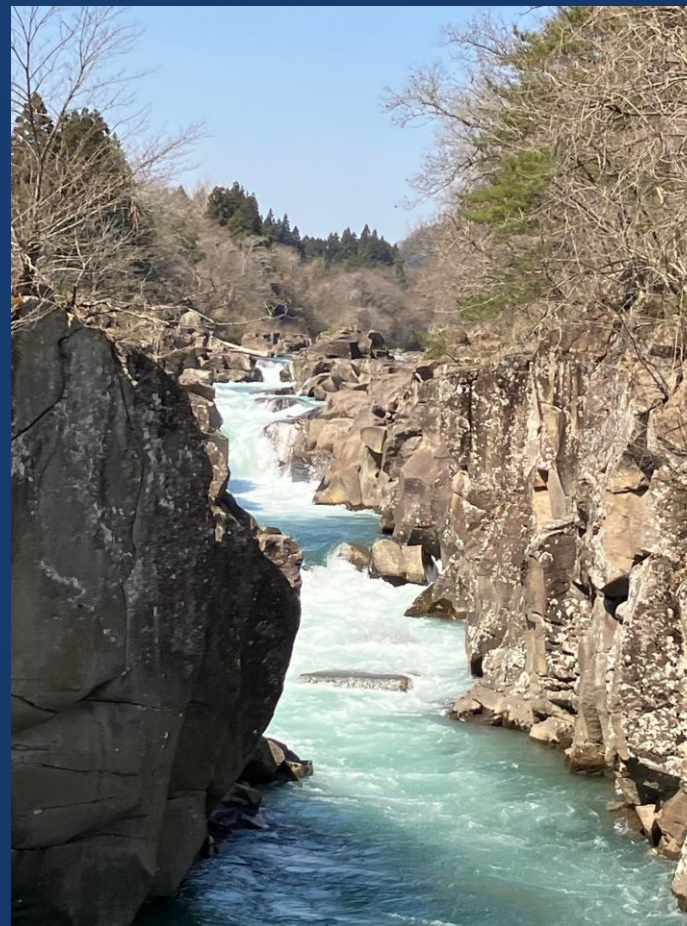
# 20年以上にわたるプロセッサ・イノベーション



# コードネーム Sapphire Rapids について



~~Rabbit~~



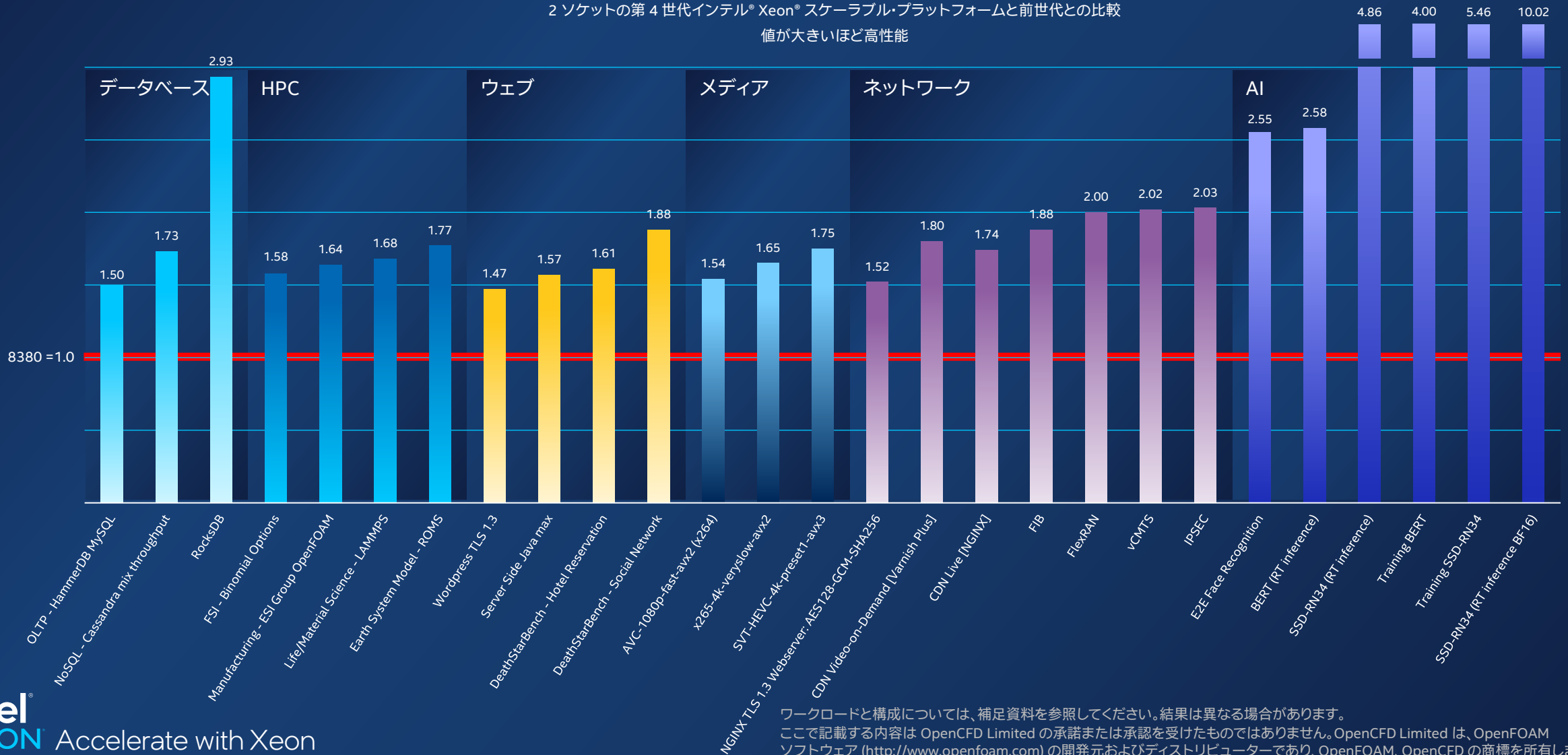
Rapids

# 第4世代インテル® Xeon® スケーラブル・プロセッサ

## 多様なワークロードにわたる大幅なパフォーマンス向上

2ソケットの第3世代インテル® Xeon® スケーラブル・プラットフォームに正規化

2ソケットの第4世代インテル® Xeon® スケーラブル・プラットフォームと前世代との比較  
値が大きいほど高性能

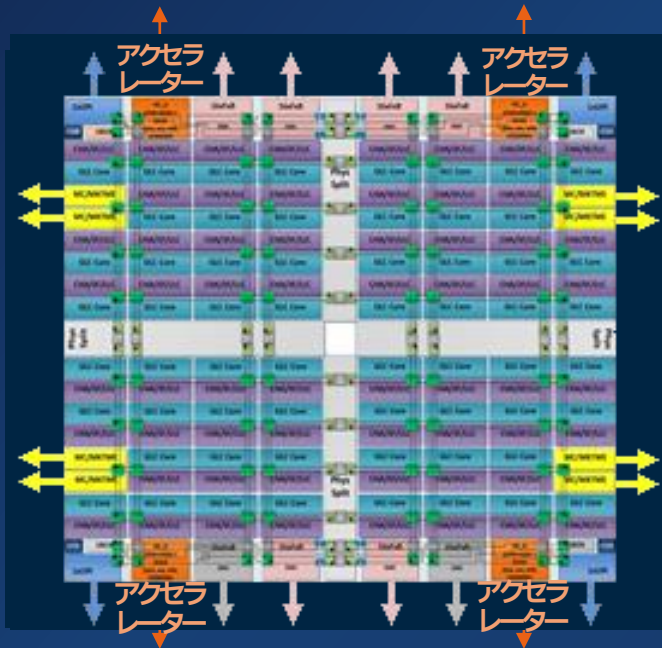


ワークロードと構成については、補足資料を参照してください。結果は異なる場合があります。  
ここで記載する内容は OpenCFD Limited の承諾または承認を受けたものではありません。OpenCFD Limited は、OpenFOAM  
ソフトウェア (<http://www.openfoam.com>) の開発元およびディストリビューターであり、OpenFOAM、OpenCFD の商標を所有します。

# 市場ニーズに応えるダイパッケージ

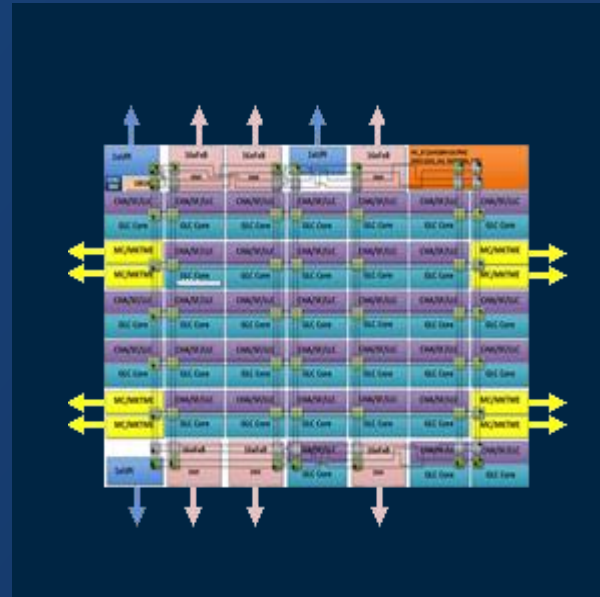
インテル® Xeon® プロセッサのダイパッケージ・アーキテクチャ

第4世代インテル® Xeon®  
スケーラブル・プロセッサ - XCC  
4タイル・アーキテクチャ



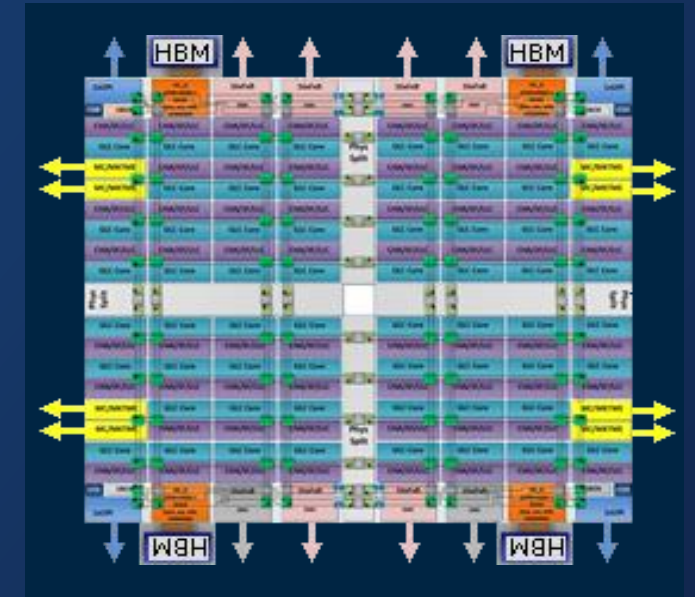
ソケットの拡張性、  
コア数が最多

第4世代インテル® Xeon®  
スケーラブル・プロセッサ - MCC  
モノリシック・アーキテクチャ



メインストリーム市場、  
比較的高い動作周波数、低レイテンシー

インテル® Xeon® CPU  
マックス・シリーズ  
4タイル・アーキテクチャ



HPC、メモリー帯域幅要件の  
高いアプリケーション

R7iz : 最大 128vCPU/インスタンス、64物理コア、全コア最大ターボ周波数 3.90GHz

# プラットフォームのイノベーションを推進

幅広いエコシステムの対応により今すぐ導入可能

## DDR5

- 8 チャンネル DDR5 (CPU 当たり): 最大 4,800MT/s
- 9x4 RDIMM のサポート
- 3DS RDIMM のサポート
- 新しい RAS 機能
  - 拡張 ECC
  - エラーチェックとスクラブ
- 現在は 2DPC と 1DPC の両方に対応

最大 **1.5 倍**  
メモリー帯域幅の拡大  
(DDR4 との比較)

## PCIe 5.0

- 80 レーン
- DDIO と QoS 機能の向上
- X2 bifurcation @Gen 4

最大 **2 倍**  
I/O 帯域幅を拡大  
(PCIe 4.0 との比較)

## CXL 1.1

- 次世代 I/O
- CPU 当たり最大 4 つの CXL デバイスをサポート
- Type 1 デバイス: CXL.io、CXL.cache (SmartNIC など)
- Type 2 デバイス: CXL.io、CXL.cache、CXL.mem (GPU、ASIC、FPGA など)

Type 1 と  
Type 2

## UPI 2.0

- 最大 4 UPI リンク @16GT/s
- 8 ソケット構成 4 UPI のパフォーマンスに最適化した新しいトポロジー

最大 **1.9 倍**  
ソケット間帯域幅の拡大  
(前世代との比較)

1

第4世代インテル® Xeon® スケーラブル・プロセッサ概要

2

アクセラレーターについて

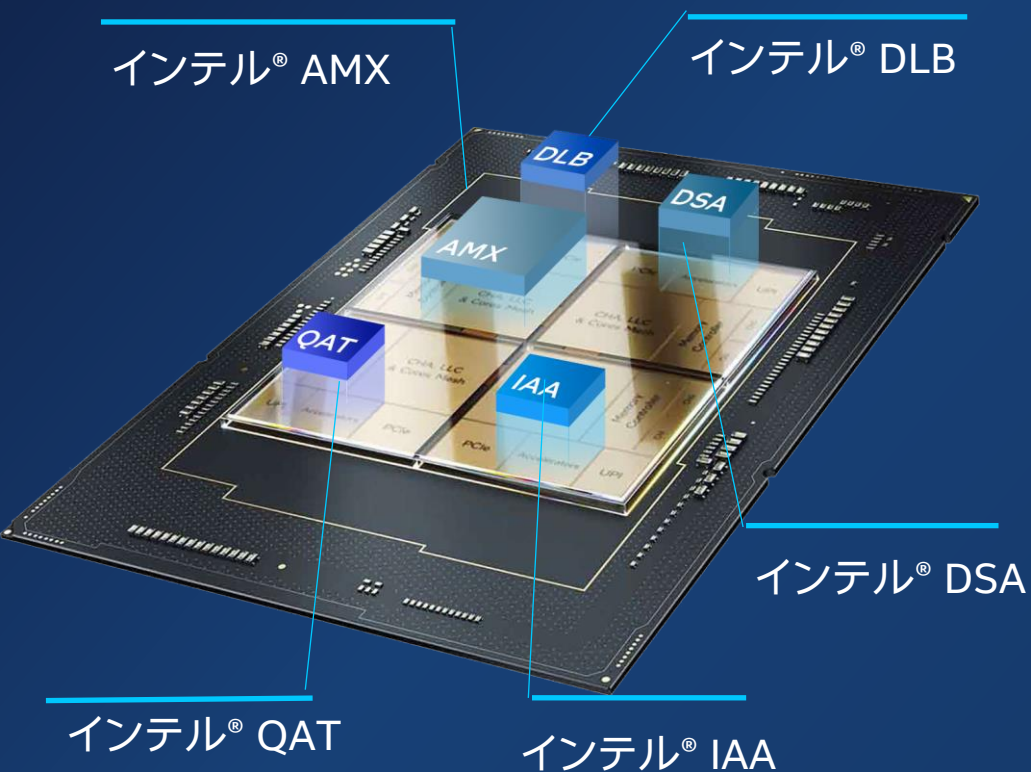
3

R7iz インスタンスのご活用に向けて



# インテル® アクセラレーター・エンジン

実環境でのワークロード性能向上を実現



インテル® アドバンスド・マトリクス・エクステンション (インテル® AMX)

- TensorFlow
- PyTorch
- ONNX Runtime
- OpenVINO™ ツールキット
- oneDNN (Intel oneAPI)



vRAN 向けインテル® アドバンスド・ベクトル・エクステンション (インテル® AVX)

- FlexRAN
- Data Plane dev Kit (DPDK)\*



インテル® インメモリ・アナリティクス・アクセラレーター (インテル® IAA)

- Intel Query Processing Library



インテル® データ・ストリーミング・アクセラレーター (インテル® DSA)

- Storage Perf Dev Kit (SPDK)\*
- Data Plane Dev Kit (DPDK)\*



インテル® クイックアシスト・テクノロジー: (インテル® QAT)

- QATzip\* (Intel lib)
- OpenSSL\*\*
- Boring SSL

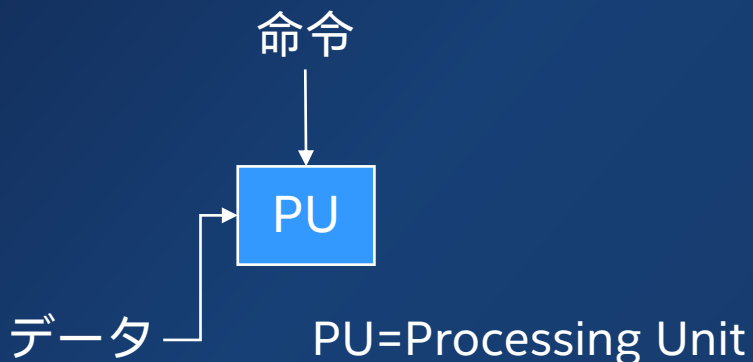


インテル® ダイナミック・ロードバランサー (インテル® DLB)

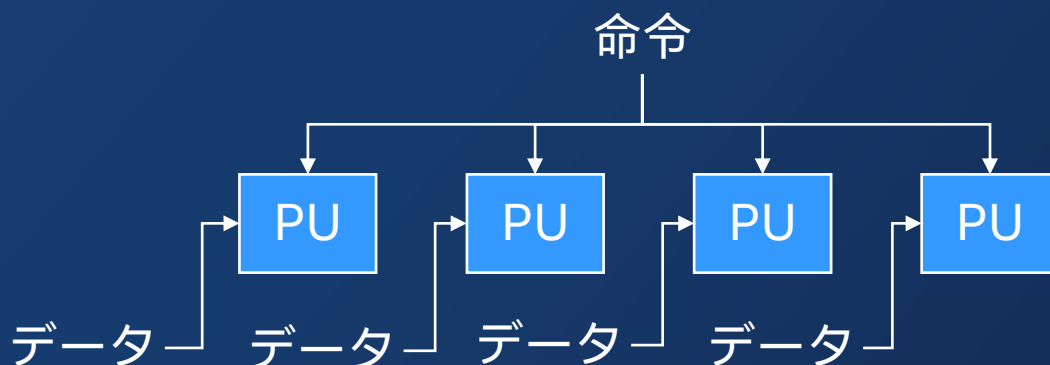
- VPP IPsec
- Data Plane Dev Kit (DPDK)\*

# 命令セット・アーキテクチャーの分類

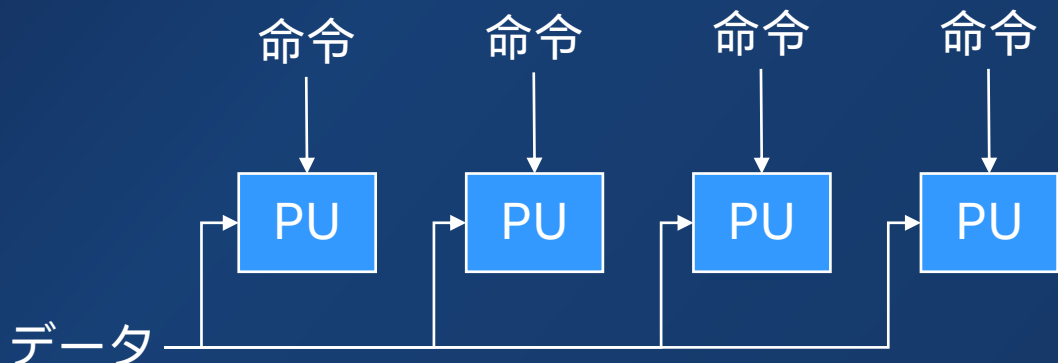
**SISD** Single Instruction, Single Data Stream



**SIMD** Single Instruction, Multiple Data Stream

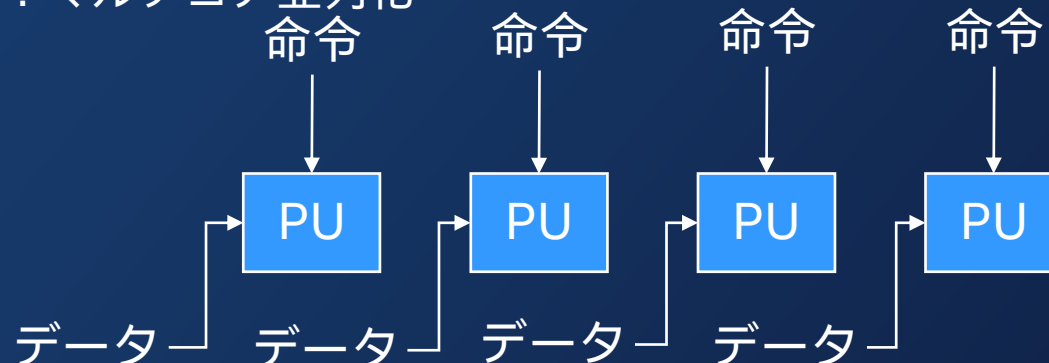


**MISD** Multiple Instruction, Single Data Stream



**MIMD** Multiple Instruction, Multiple Data Stream

例：マルチコア並列化

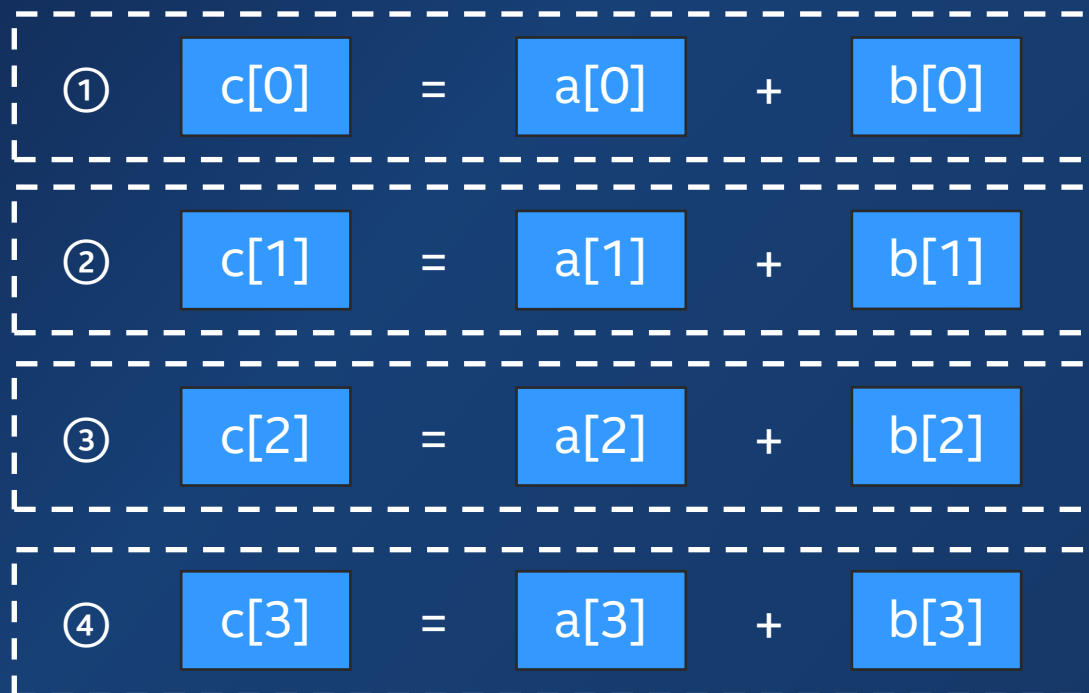


※本ページの内容は、第4世代インテル® Xeon® スケーラブル・プロセッサに限定されません。

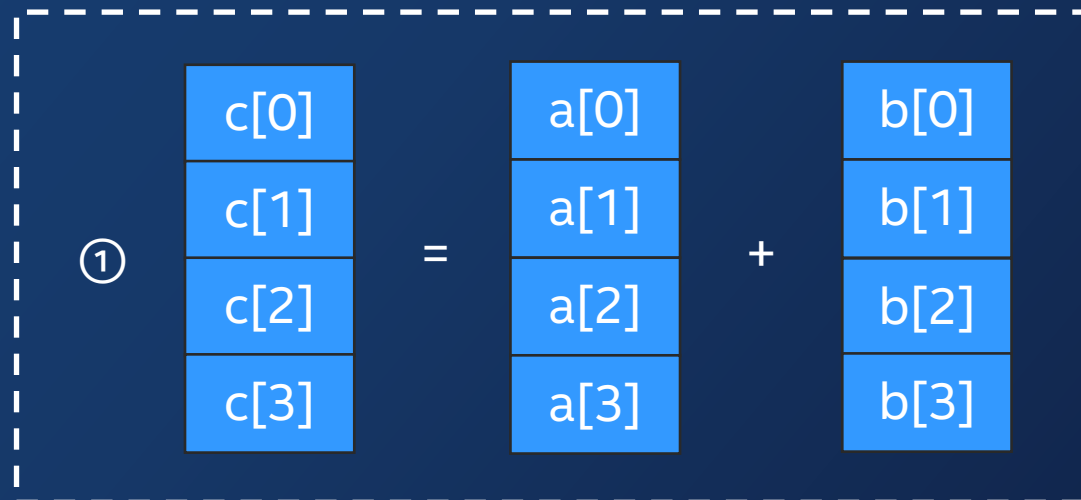
# SIMD でできること

```
c[0] = a[0] + b[0]
c[1] = a[1] + b[1]
c[2] = a[2] + b[2]
c[3] = a[3] + b[3]
```

## 従来の命令セットでの処理



## SIMD 命令での処理



※本ページの内容は、第4世代インテル® Xeon® スケーラブル・プロセッサに限定されません。

# アプリケーション開発における SIMD の活用

- C/C++ : gcc、インテル® oneAPI DPC++/C++ コンパイラー、インテル® C++ コンパイラー・クラシックで、適切なコンパイラー・オプションの使用により、自動的に SIMD 命令を生成。高度アルゴリズム計算などでは、インテル® oneAPI マス・カーネル・ライブラリーなどライブラリーの使用により、さらなる効率化が可能。
- Python : インテル® ディストリビューションの Python や適切なライブラリーの使用により、自動的に SIMD 命令を生成。
- Java : 一定バージョン以上の OpenJDK で自動的に SIMD 命令を生成。

## 参考 : C 言語で明示的に SIMD AVX-512 (512ビット 並列) を使用するコード一部抜粋

### 元コード

```
for (int i = 0; i < 16; i++)  
{  
    c[i] = a[i] + b[i];  
}
```

### AVX-512 を明示的に使用するコード

Float 型の 16 要素を一度に加算

```
_m512 ps = _mm512_add_ps(a, b); //加算  
_mm512_storeu_ps(c, ps);      //格納
```

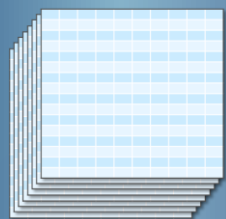
※本ページの内容は、第 4 世代インテル® Xeon® スケーラブル・プロセッサに限定されません。

北山洋幸 『512 ビット・ベクトルプログラミング入門 AVX-512 命令を駆使しよう』 (株式会社カッタシステム、2021)

# インテル® アドバンスド・マトリクス・エクステンション (インテル® AMX)

すべてのコアに組み込まれたディープラーニング・アクセラレーター

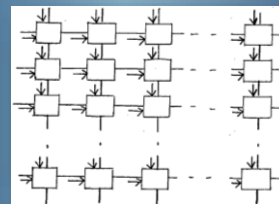
“Tiles”



2D レジスタファイル



“TMUL”



タイル行列乗算

より大きなデータの  
かたまりを保管

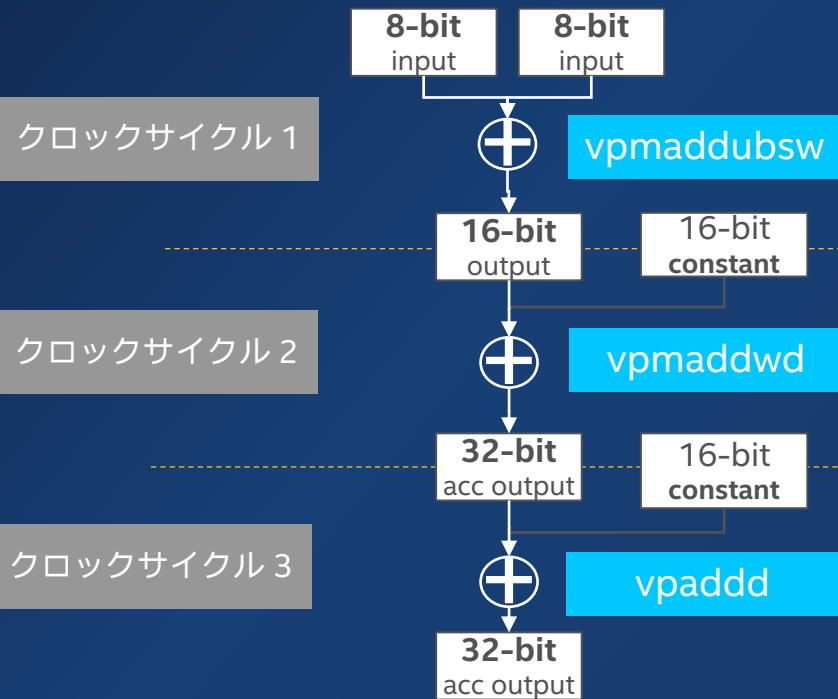


1回の操作で、より大きな  
行列を計算する命令

# インテル® Xeon® のディープラーニング向け命令セットの進化

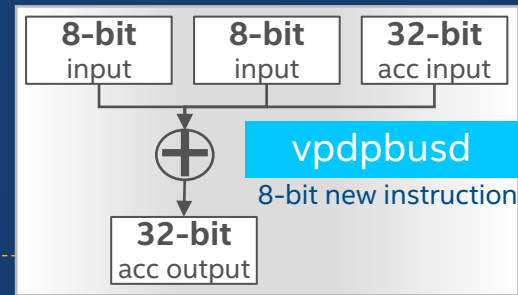
## インテル® AVX-512

並列処理と融合積和演算



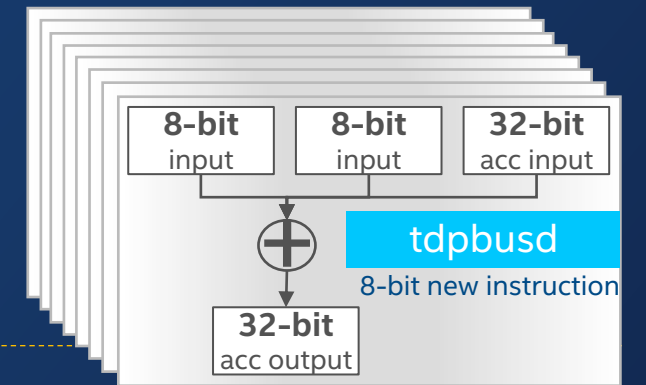
## インテル® AVX-512 (VNNI)

3つの命令を1つに融合

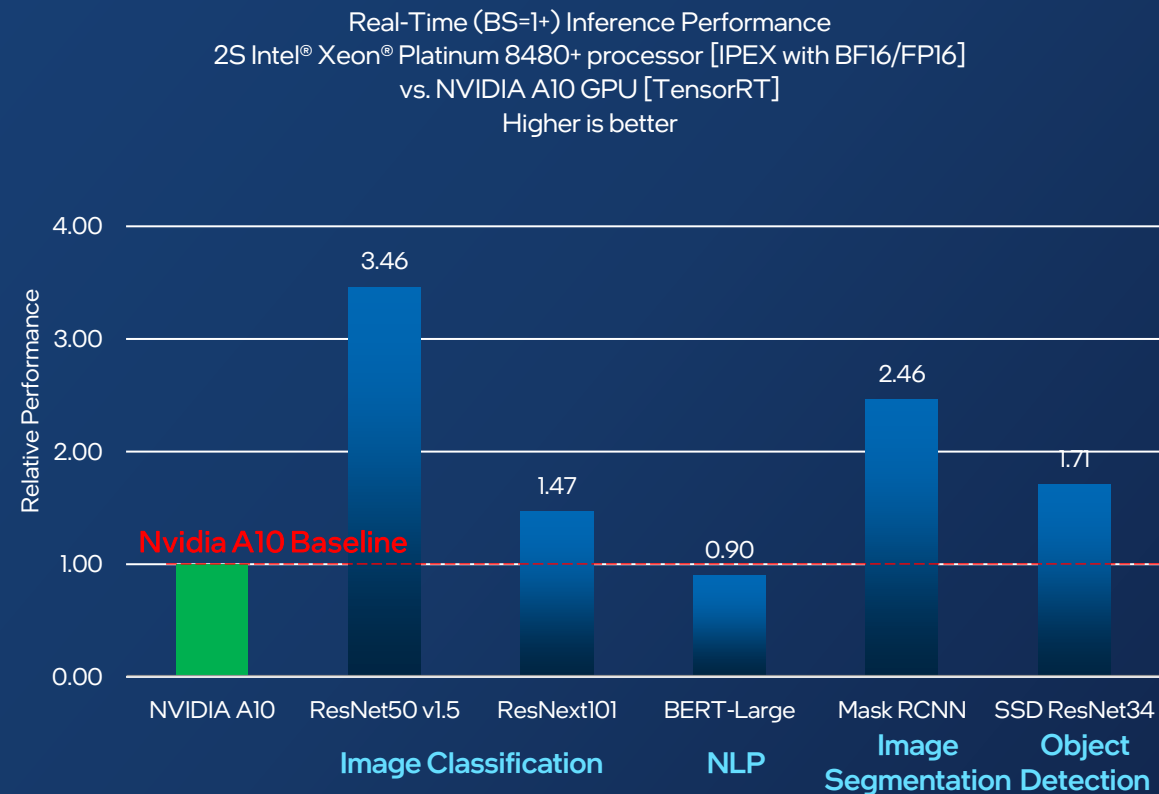
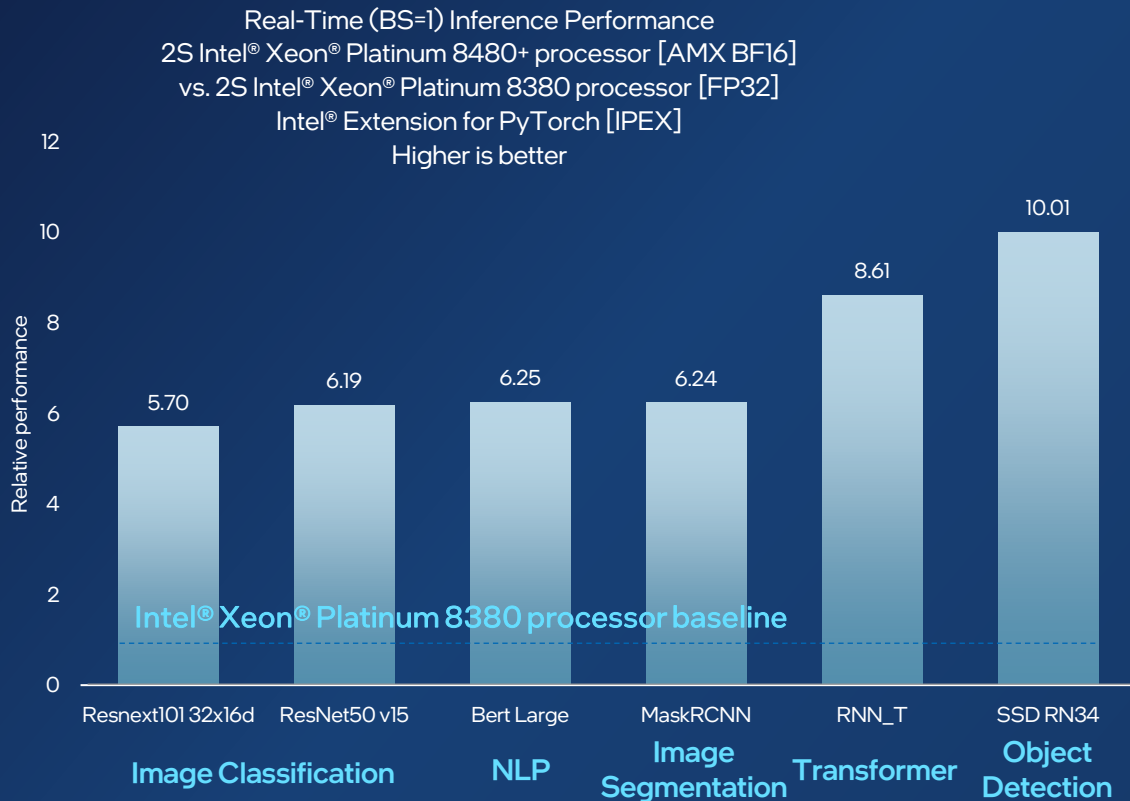


## インテル® AMX

VNNI ブリックを複数回積み重ねて  
アレイを形成



# ベンチマーク: 推論パフォーマンス



Up to **10x** higher gen-to-gen performance  
 Up to **7.7x** higher gen-to-gen perf/watt<sup>1</sup>

**1.8x** higher average\* BF16/FP16 inference performance vs Nvidia A10 GPU<sup>2</sup>

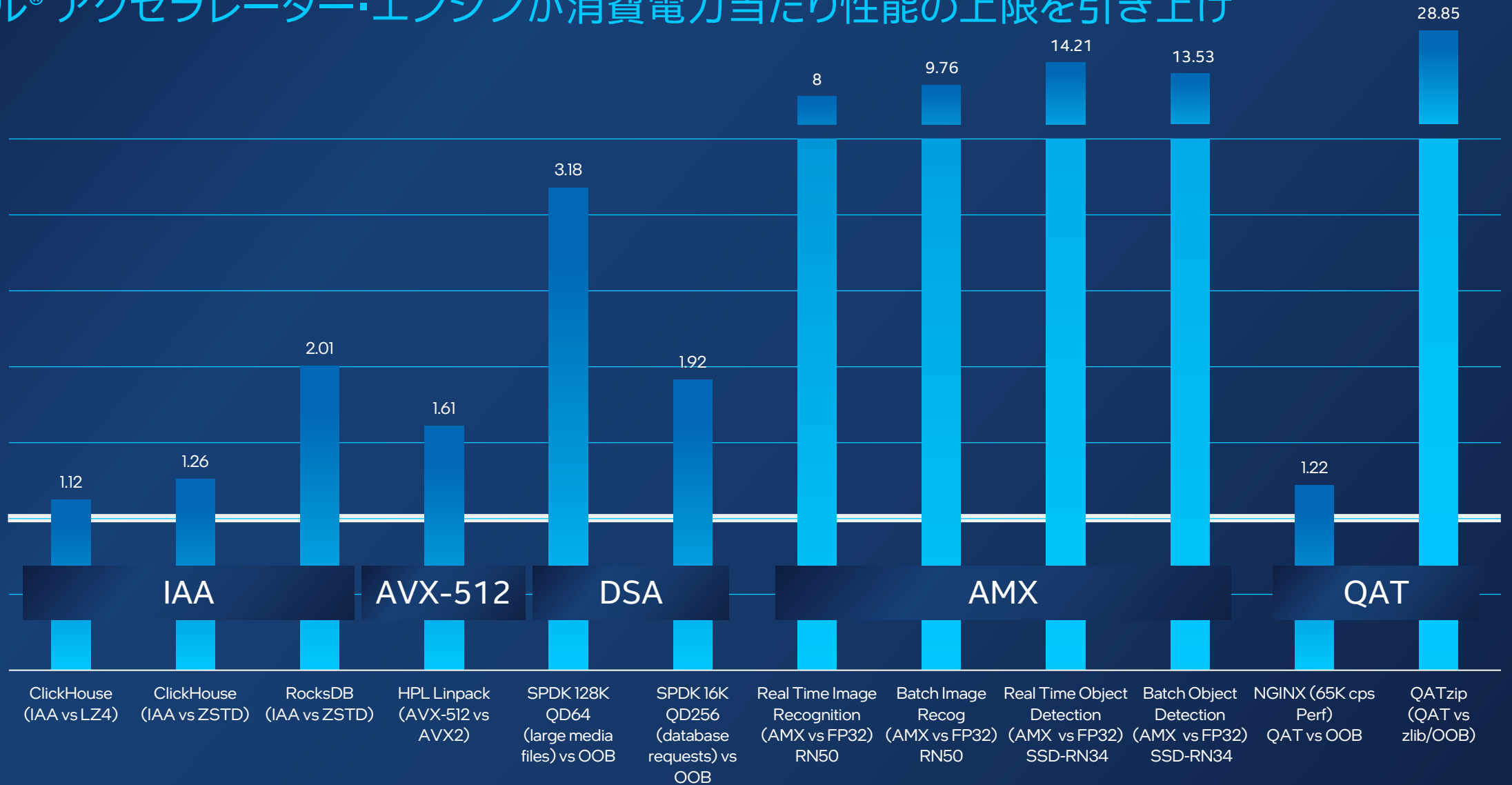
1 See [A17, A33] at intel.com/processorclaims: 4th Gen Intel Xeon Scalable processors. Results may vary.  
 2 See [A218] at intel.com/processorclaims: 4th Gen Intel Xeon Scalable processors. Results may vary.

# 電力効率の高いサーバー・アーキテクチャー

インテル® アクセラレーター・エンジンが消費電力当たり性能の上限を引き上げ

相対的な  
消費電力当たり性能  
値が大きいほど高性能

基準値:  
第4世代インテル®  
Xeon® プロセッサ  
(アクセラレーション  
未使用)





1

第4世代インテル® Xeon® スケーラブル・プロセッサー概要

2

アクセラレーターについて

3

R7iz インスタンスのご活用に向けて

# R7iz 概要

Amazon Elastic Compute Cloud (EC2) R7iz インスタンスは、メモリが最適化された高周波数インスタンスです。このインスタンスは、EC2 z1d インスタンスより最大 20% 高いパフォーマンスを提供する、全コア最大ターボ周波数が 3.9 GHz の第 4 世代 Intel Xeon スケーラブルプロセッサを搭載した初の EC2 インスタンスです。このインスタンスは、DDR5 メモリを使用し、z1d インスタンスよりメモリ帯域幅が最大 2.4 倍高い、初の x86 ベースの EC2 インスタンスでもあります。R7iz インスタンスは、最大 1,024 GiB のメモリと最大 128 の vCPU があり、メモリと vCPU の比率が 8:1 であることを特徴としています。高いコンピューティングパフォーマンスと大きなメモリフットプリントの組み合わせにより、R7iz インスタンスは、フロントエンドの Electronic Design Automation (EDA)、コアごとのライセンス料が高いリレーショナルデータベースのワークロード、および金融、保険統計、データ分析のシミュレーションワークロードに最適なものとなっています。

# R7iz 事例より



metal-16xlと  
metal-32xlの  
2種類のベアメタル

ナスダックは、証券およびその他の商品を売買するグローバルな電子取引所であり、50 か国以上における 130 の他の取引所、規制当局、ポストトレード組織に対する市場インフラ技術のプロバイダーでもあります。

「私たちは Amazon EC2 の高周波数インスタンスを活用して、大規模での高信頼性、超低レイテンシーおよび高パフォーマンスを私たちのクライアントに提供します。Amazon EC2 R7iz インスタンスにはより良い NUMA アフィニティを用いた新しい小さなベアメタルサイズがあり、ワークロードのための優れたスループットを提供し、レイテンシーを低減することで決定論を改善します。この革新は、世界のキャピタルマーケット向けの次世代のクラウド対応インフラストラクチャを構築するための AWS とナスダックのパートナーシップの重要な要素です。」

**Nikolai Larbalestier 氏、シニアバイスプレジデント、ナスダック**

Amazon Relational Database Service (RDS) は、クラウド内でデータベースのセットアップ、運用、およびスケールを簡単に行うことのできるマネージド型サービスの集合体です。



「Amazon EC2 R7iz インスタンスは、一般にコアごとのライセンス費用が高いリレーショナルデータベースのワークロードに最適です。要求の厳しいワークロードを実行している当社の航空会社および銀行の顧客は、現在 z1d インスタンスを使用しています。R7iz の z1d に対して 20% 高いコンピューティングパフォーマンス、大きいサイズ (最大 32 倍)、および 2.4 倍のメモリスループット (最新の DDR5 を使用) により、これらの顧客が規模を拡大し続けるにつれて、優れたパフォーマンスを達成できるようにします。」

**Kambiz Aghili 氏、GM、RDS、DBS Managed Commercial Engines、AWS**

# オープンソース・ コミュニティ



**No.1 企業コントリビューター**  
プラットフォームの市場投入時まで  
に、Linux カーネル上で頻繁に有  
効化されるインテルの機能



第3世代インテル® Xeon® スケーラブル・プロセッサで、  
暗号化 / ハッシュ・パフォーマンスを向上  
**AES 最大 15.21 倍、SHA 最大 9.16 倍**  
その他、**OpenJDK** でさまざまな最適化



第2世代インテル® Xeon® スケーラブル・プロセッサで、  
インテルに最適化されたディストリビューションにより  
**最大 3.7 倍**の AI 推論パフォーマンス向上

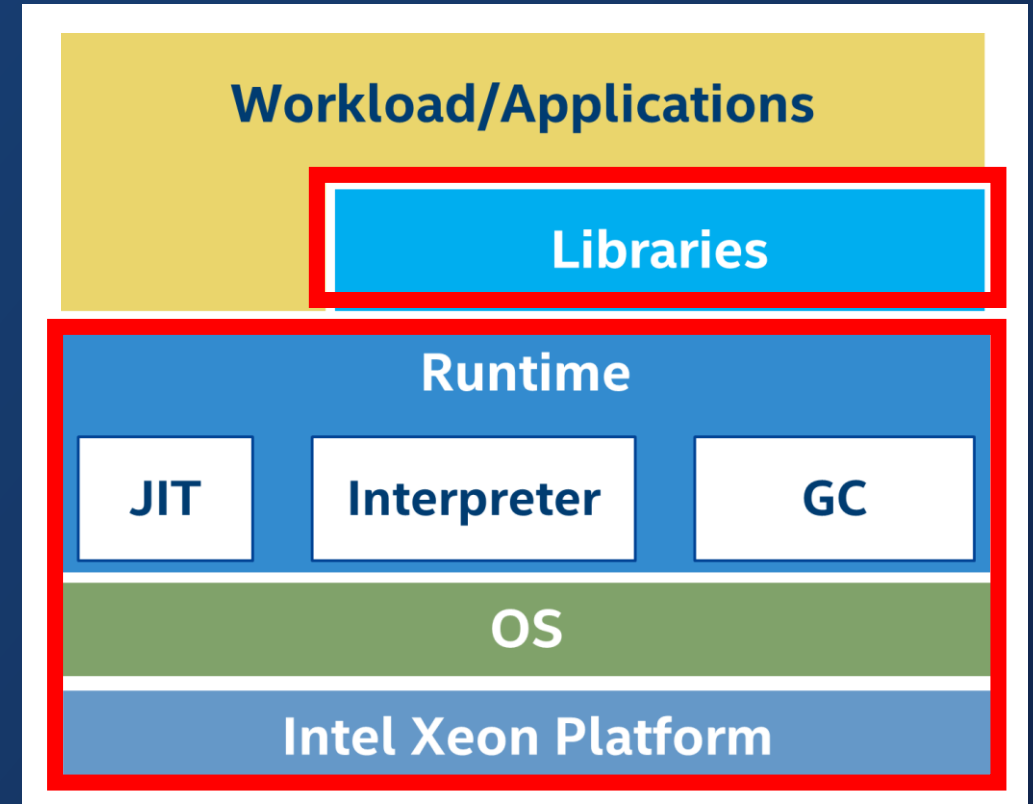


第3世代インテル® Xeon® スケーラブル・プロセッサで、  
インテルに最適化されたディストリビューションにより  
**最大 1.93 倍**の AI 学習パフォーマンス向上



# OpenJDK における最適化について

- Java は "Write once, run anywhere"
- アプリケーション開発者からは抽象化された最適化
- OpenJDK がコンパイルされると、インテル® プラットフォーム用のターゲットが作成される
- 特定の命令セットと「アクセラレーター」が OpenJDK バイナリーに追加される
- さまざまなオペレーションをサポートするために、アクセラレーターが CPU レベルで追加される



# OpenJDK 最適化の履歴

Q3'18      Q1'19      Q3'19      Q1'20      Q3'20      Q1'21      Q3'21      Q1'22

## Cascade Lake

### JDK 11 LTS

- Whole heap on Intel DCPMM
- Intel optimizations for concurrent ZGC
- Base 64 encoding optimizations
- Bit-count optimizations

### JDK 12

- Partial heap on Intel DCPMM
- VNNI support through vectorization
- AES-GCM crypto optimizations

### JDK 13

- Floating-point Math.min/max intrinsics
- Garbage-collection pause-time improvements

## Cascade Lake/Ice Lake

### JDK 14

- AES-ECB, AES-CTR, AES-GCM optimizations
- Math.ceil, floor, rint optimization and vectorization
- Support for Persistent Mapped Byte Buffers

### JDK 15

- CRC32
- AVX-512 ternary logic optimizations
- ADQ/NAPI-ID support for Intel NIC

### JDK 16

- Java vector API (JEP-338)
- AVX-512 optimizations for string/array intrinsics; optimized rotate

## Cascade Lake/Ice Lake

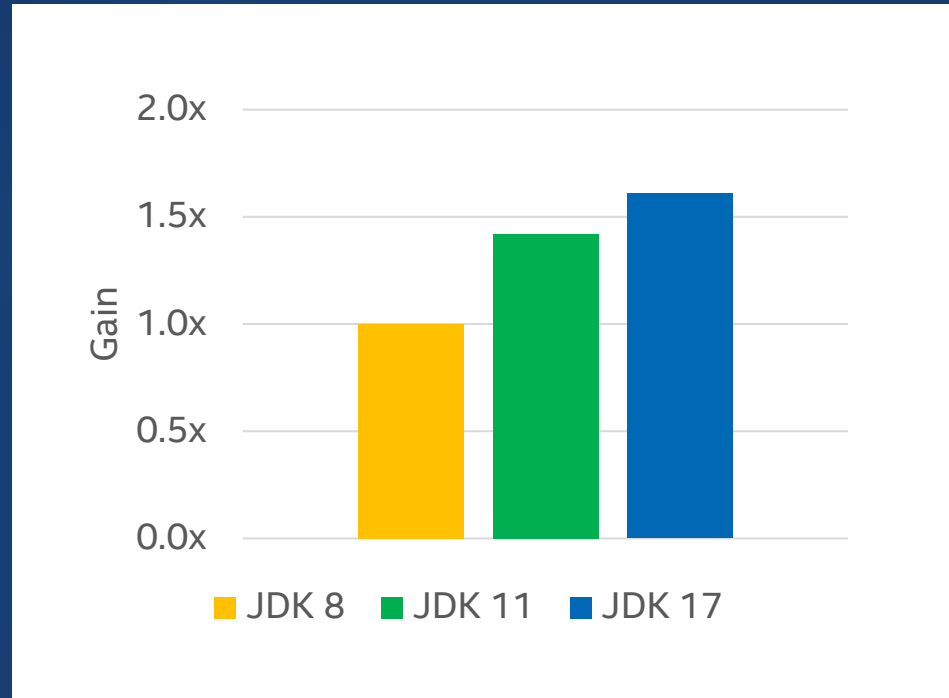
### JDK 17 LTS

- Adler-32 optimization
- Math.signum, l2L optimization
- Hybrid large-page support
- Vector-API 2nd incubation; optimized math functions through SVMML
- RSA Crypto scaling optimization
- AVX-512 optimizations: partial inlining, clearMemory, code-gen

### JDK 18

- BASE-64 encode/decode for AVX512 + ICX
- Interleaved AES-GCM
- CRC32C for ICX
- Vector API 3<sup>rd</sup> Incubation; masked optimizations

# Java ストリームの自動ベクトル化の例



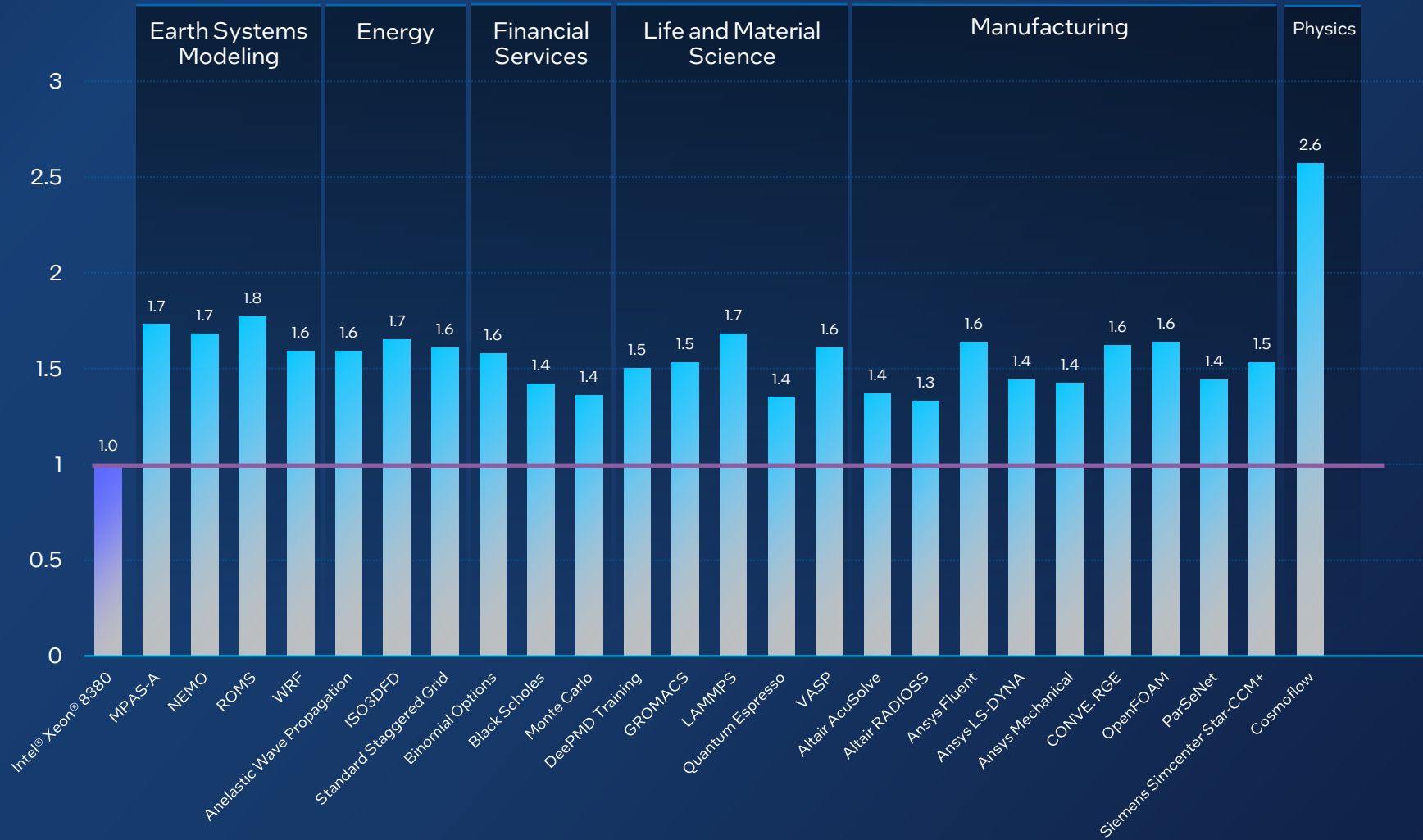
```
private static void StreamTest(int[] out, int[] in1, int[] in2, int length)
{
    IntStream.range(0, length).forEach (i -> { out[i] = (in1[i] - in2[i]) *
        (in1[i] - in2[i]); });
}
```



# 最大 2.6倍 実ワークロードでの パフォーマンス

2S 4th Gen Intel® Xeon® processor vs.  
2S 3rd Gen Intel® Xeon® 8380 processor

Relative Perf. Higher is better

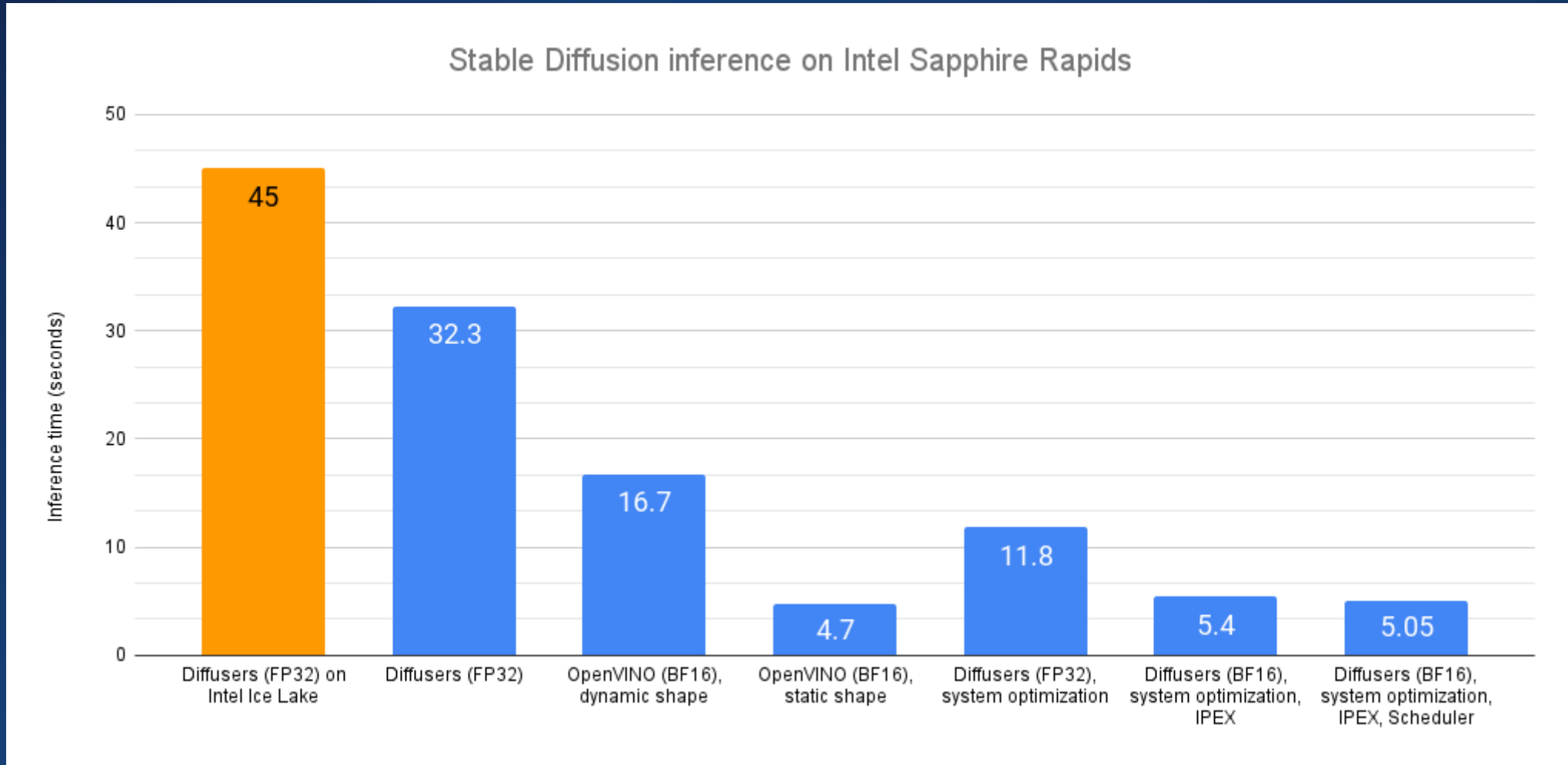


See backup for workloads and configurations. Results may vary.

This offering is not approved or endorsed by OpenCFD Limited, producer and distributor of the OpenFOAM software via [www.openfoam.com](http://www.openfoam.com), and owner of the OPENFOAM® and OpenCFD® trademark. MLPerf™ HPC-AI v0.7 Training benchmark Performance. Result not verified by MLCommons Association. Unverified results have not been through an MLPerf™ review and may use measurement methodologies and/or workload implementations that are inconsistent with the MLPerf™ specification for verified results. The MLPerf™ name and logo are trademarks of MLCommons Association in the United States and other countries. All rights reserved. Unauthorized use strictly prohibited. See [www.mlcommons.org](http://www.mlcommons.org) for more information.



# AMX : AI 画像生成ベンチマーク



\*Environment: Amazon EC2 r7iz.metal-16xl, Ubuntu 20.04, Linux 5.15.0-1031-aws, libjemalloc-dev 5.2.1-1, intel-mkl 2020.0.166-1, PyTorch 1.13.1, Intel Extension for PyTorch 1.13.1, transformers 4.27.2, diffusers 0.14, accelerate 0.17.1, openvino 2023.0.0.dev20230217, optimum 1.7.1, optimum-intel 1.7\*

# Stable Diffusion 推論パフォーマンス比較

The screenshot shows the Hugging Face Stable Diffusion web interface. The browser tab is titled "Stable Diffusion on Intel CPUs". The URL is [huggingface.co/spaces/Intel/Stable-Diffusion-Side-by-Side](https://huggingface.co/spaces/Intel/Stable-Diffusion-Side-by-Side). The interface is split into two main sections: "Text-to-Image" (selected) and "Image-to-Image text-guided generation".

**Text-to-Image Section:**

- Prompt:** a photo of an astronaut riding a horse on mars
- Inference Steps:** 20 (with a slider below it)
- Seed:** 124004757 (with a slider below it)
- Guidance Scale:** 7.5 (with a slider below it)
- Generate Image:** A large orange button at the bottom of the controls.

**Image-to-Image Section:**

- 4th Gen Intel Xeon Scalable Processors (SPR):** Shows a generated image of an astronaut riding a horse on Mars.
- 3rd Gen Intel Xeon Scalable Processors (ICX):** Shows a generated image of an astronaut riding a horse on Mars.

The two generated images are visually identical, showing an astronaut in a white suit riding a brown horse on a reddish, sandy surface.

# AI について、さらに詳しくは

Amazon EC2 最新インスタンス活用 –機械学習編

2023 年 8 月 4 日（金） 10:00 – 12:00 開催（オンライン）

10:30 - 10:50

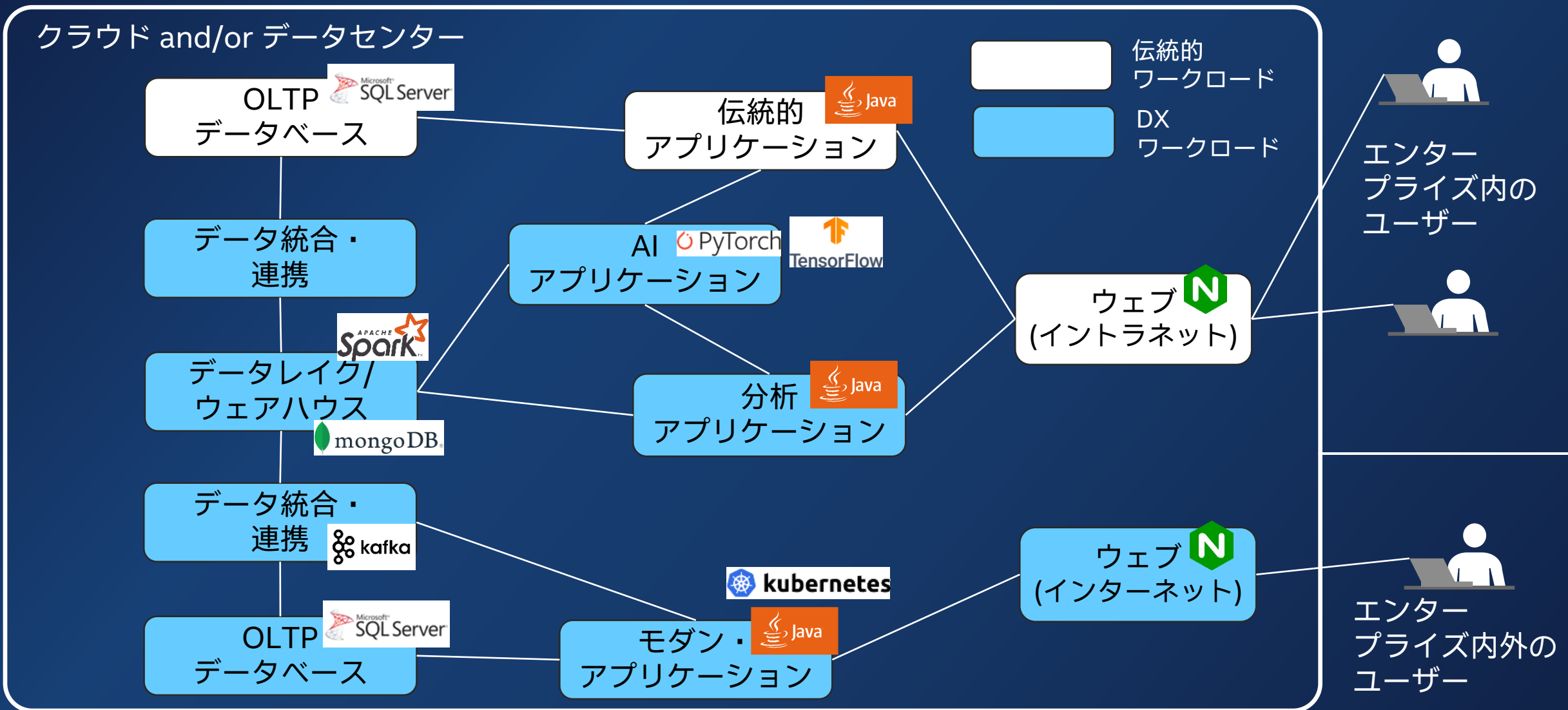
AI on IA ~インテル系インスタンスで AI 運用のコスパを最大化するためのいろは~  
インテル株式会社 AI センター・オブ・エクセレンス 大内山 浩

本セッションでは、AI系ワークロードに対するインテル® CPUの活用方法について説明します。具体的な例を交えながら、c6i や r7iz インスタンスのハードウェア・ポテンシャルと、それを引き出すためにインテルから提供されている AI 系 OSS ソフトウェアをご紹介します。さらに、Habana® Gaudi® AI プロセッサを搭載した DL1 インスタンスについても取り上げます。GPU や Inf1 に加えて、インテル系インスタンスが AI ワークロードに対してどのような能力を持っているのか、ぜひご理解いただければと思います。

申し込みはこちら↓

<https://pages.awscloud.com/eib-compute-230804-reg.html>

# インテル® Xeon® プロセッサは多様なワークロードでパフォーマンスを発揮



# ありがとうございました



intel  
XEON

Intel、インテル、Intel ロゴ、その他のインテルの名称やロゴは、Intel Corporation またはその子会社の商標です。その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。  
© 2023 Intel Corporation. 無断での引用、転載を禁じます。